# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

04-174547

(43)Date of publication of application: 22.06.1992

(51)Int.CI.

H01L 23/50

(21)Application number: 02-302194

(71)Applicant: NEC CORP

(22)Date of filing:

07.11.1990

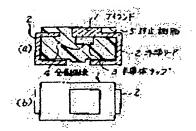
(72)Inventor: KOMATSU IKUO

# (54) SURFACE-MOUNTING TYPE POWER SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To make a heat capacity large, to satisfactorily absorb heat generated at a semiconductor chip and to reduce a temperature rise by a method wherein an island at a lead frame is formed to be thicker than an outer lead.

CONSTITUTION: A semiconductor chip 3 is fixed and bonded to an island at a lead frame; an electrode at the chip 3 and a bonding part at an outer lead 2 on the lead frame are connected by using a metal thin wire 4; after that, this assembly is sealed with a resin 5. The sheet thickness of the island part 1 to which the chip 3 is fixed and bonded is thicker than the lead 2; the rear of the island part 1 is revealed on the surface of the sealing resin body 5. After the lead 2 has been pulled out transversely from the side face of the resin body 5, it is immediately bent downward so as to run along the side face. It is bent inward at the bottom face of the resin body 5; its bent outer face is mounted on a mounting board by a plane soldering operation. Thereby, an apparatus can be mounted on a frame via an insulating sheet whose thermal conductivity is good, and desired electric power can be applied.



#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

# BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪特許出願公開

### ® 公 開 特 許 公 報(A) 平4-174547

®Int. Cl. 5

識別記号

庁内整理番号

❸公開 平成4年(1992)6月22日

H 01 L 23/50

F 8418-4M U 8418-4M

審査請求 未請求 請求項の数 1 (全3頁)

②特 願 平2-302194

②出 願 平2(1990)11月7日

⑪出願人 日本電気株式会社 東京都港区芝5丁目7番1号

仰代 理 人 弁理士 内 原 晋

明細 響

発明の名称
 表面実装型電力用半導体装置

#### 2. 特許請求の範囲

リードフレームのアイランドに半導体チップを 固着し樹脂封止後、前記封止樹脂体から外部に引出された前記リードフレームの外部リードが平面 半田付け用に整形された表面実装型半導体装置において、前記リードフレームのアイランドが外部 リードより厚く形成されていることを特徴とする 表面実装型電力用半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、表面実装型樹脂封止半導体装置に関し、特に電力用の半導体装置に関する。

[従来の技術]

従来の表面実装型樹脂封止半導体装置は、均一

この従来の表面実装型樹脂封止半導体装置では、 外部リードを曲げ加工するため、リードフレーム の素材の板厚は 0.1 ~ 0.4 m 程度の薄くなってい る。この半導体装置の実使用時に、半導体チップ から発生する熱が、アイランド部と封止樹脂部で 吸収,放熱されるが、厚さ 0.1~ 0.4 m程度のアイランドでは放熱特性が不十分で電力用の半導体 装置には使用できないという問題があった。

#### [課題を解決するための手段]

本発明の表面実装型樹脂封止半導体装置は、異形条と呼ばれる各部の板厚が同じでないリードフレー 素材を使用することにより、アイランン部を厚く、外部リード部を引く形成している。 通目 由に選定可能であるが、本発明に於いては、ア・コード部を 0.5~1.5 mm程度、外部リード部を 0.1~0.4 mm 程度にしている。また、チップが固定によれば、ないては、アイランド部のリードフレーム裏面は前記封止樹脂体の表面に露出させている。

#### 〔寒瓶例〕

つぎに本発明を実施例により説明する.

第1図(a)は本発明の第1実施例の2端子ダイオードの断面図、同図(b)は上面図である。これらの図において、半導体チップ3はリードフレームのアイランド1に固着され、半導体チップ3の

は取付け基板に平面半田付けされる。また、アイランド部1 a の半導体チップが固著された反対側の裏面は、封止樹脂体 5 の表面に露出し、さらにアイランド1 a の板厚は外部リード2 a より厚く形成されている。

#### [発明の効果]

以上説明した様に本発明は、アイランド部の板厚を厚くしているため、熱容量が大きくなり、選体チップで発生した熱の吸収が良くなり、温度上昇が低減できるという効果を有する。更に本発明では、半導体チップが固着されているアイイをである。また、半導体の表面に露出しているため、この露出部に放熱器となる金属性のフィンを圧着したり、熱伝導性の良い絶殺シートを介して機器の架台に取付けることで、所望の電力を半導体装置に印加することが可能となる。

第3四は、横軸に時間 (sec)、縦軸に熱抵抗 (Rn) をとって示した第1実施例のダイオード および従来の半導体装置の過渡熱抵抗特性を示し たグラフである。図において、特性曲線Aは本発

電極とリードフレームの外部リード2のボンディ、ング部との間は金属細線4で接続後樹脂5により封止されている。ところで、半導体チップ3が固着されているアイランド部1の板厚は、外部ドコード2より厚くなっており、かつの大フィランドの数回は対止樹脂体5の設出されての側面に沿ったの側面下ではでいる。対に大田がられ、対止樹脂体の底面ではさらに内側に出げられ、対止樹脂体の底面ではさらに内側に基板に出げられ、由げられた外面が、取付けの基板に平面半田付けで実装される。

第2図(a)は本発明の第2実施例の断面図、 同図(b)は上面図である。これらの図において、 8本の外部リード2aをもつリードフレームのアイランド1aには半導体チップ3を固着後、各外部リード2aとチップ3の電極との間を金属細線4で接続後、樹脂封止され、封止樹脂体5の側面から外部に引出されている外部リード2aのそれぞれは直ちに下方に曲げられ、さらに封止樹脂体5の底面で外方に直角に曲げられ、このリード下面

明の放無器なし、Bは放無器付き、Cは従来例のもので、図によれば、1 secのとき、放熱器なしのA曲線でも20~50%、さらに放熱器を取付けたBのときは、DC印加の定常状態でも、従来例に比べ30%以上の熱抵抗の低減が得られた。よって、従来のものに比べ印加電力も飛躍的に増加可能となった。

#### 4. 図面の簡単な説明

第1図(a)は本発明の第1実施例の断面図、同図(b)は上面図、第2図(a)は本発明の第2実施例の断面図、同図(b)は上面図、第3図は本発明および従来の半導体装置の過渡熱抵抗特性を示すグラフである。

1, 1 a ……リードフレームのアイランド、
2, 2 a ……リードフレームの外部リード、3 …
…半導体チップ、4 ……金属細線、5 ……封止樹脂体。

代理人 弁理士 内 原 晋

